

⑫ 公開特許公報 (A)

平3-77922

⑬ Int. Cl. 5

G 02 F 1/136
1/1333

識別記号

5 0 0
5 0 0

庁内整理番号

9018-2H
7610-2H

⑭ 公開 平成3年(1991)4月3日

審査請求 未請求 請求項の数 2 (全7頁)

⑮ 発明の名称 液晶表示装置

⑯ 特 願 平1-215786

⑯ 出 願 平1(1989)8月21日

⑰ 発明者 浜田 浩 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内

⑰ 発明者 船田 文明 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社
内

⑰ 出願人 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号

⑰ 代理人 弁理士 野河 信太郎

明細書

1. 発明の名称

液晶表示装置

2. 特許請求の範囲

1. (a) X-Yマトリックス状に配設された電極ラインと、

(b) ソース、ドレイン、ゲートを有し、このソースが上記電極ラインXに、ゲートが電極ラインYに各々接続された多段の第1のスイッチング三端子素子と、

(c) 上記第1の各スイッチング三端子素子に対する多段の画素電極と、液晶駆動用電源に接続される対向電極との間に液晶層を配置してなり、該スイッチング三端子素子のドレイン出力に基づいてマトリックス表示動作を行う液晶表示部を備えてなり、

(d) 上記画素電極を各々第2のスイッチング三端子素子を介して共通ラインに接続構成すると共に、前記第1のスイッチング三端子素子のドレインを信号蓄積キャパシタを介してアースラインま

たは隣接するゲートラインに接続しつつ上記第2のスイッチング三端子素子のゲートに接続構成し、

(e) 前記対向電極と前記共通ラインに互いに逆相の交流電圧を印加しうるよう構成されてなる液晶表示装置。

2. 第2のスイッチング三端子素子と共通ラインの間に、液晶表示部のインピーダンスと略等しいインピーダンスを有するダミー負荷が挿入されてなる請求項1記載の液晶表示装置。

3. 発明の詳細な説明

(イ) 産業上の利用分野

この発明は液晶表示装置に関する。さらに詳しくは、カメラの高精細ファインダ表示やテレビジョンなどの投影型表示に要求される、表示明度を向上した高精細マトリックス型液晶表示を可能とする液晶表示装置の改良に関する。

(ロ) 従来の技術

従来から、液晶の電気光学効果を画素表示に利用した表示装置としてマトリックス型液晶表示装置が開発されている。この液晶表示装置は、基本

的には、ドット・マトリックス状に多数配列された多数の画素電極と、該画素電極と対向する対向電極との間に印加された電圧に応じて入射光を光学変調する液晶層とからなる。

かかるマトリックス型液晶表示装置の動作モードには、前記液晶層として封入する液晶の種類あるいは電気光学的性質の差異に応じて、ツイステッドネマティック (TN) モード、スーパーツイステッドネマティック (STN) モード、ゲスト・ホスト (GH) モード、ダイナミックスキャッタリング (DS) モード、相転移モードなどの多くのモードが開発されている。また、それらの液晶層と画素電極とからなる個々の表示画素を個別に制御する方法に関しては、(1)単純マトリックス方式、(2)多重マトリックス方式、(3)非線形二端子素子 (例えば、ダイオード) を付加した方式、(4)スイッチング三端子素子 [例えば、薄膜トランジスタ (TFT)] を付加した TFT アクティブマトリックス方式などがある。

これらのうち、DS モード、[G.H. Heilmeyer

T] に対する負荷を増すと共に、面積的制約や製造技術面で困難であった。

上記問題点を解決するものとして、本願出願人等は先に、ことに比抵抗が小さな液晶層を使用した場合においてもそこでの放電による表示動作への悪影響を防止でき、それにより偏光フィルターを用いない高い表示明度を実現できる新しい TFT アクティブマトリックス方式の液晶表示装置を出願している (特願平1-95581号)。

(ハ) 発明が解決しようとする課題

この発明は、上記出願の液晶表示装置を更に改良して、中間調を含む画像を表示するのに好適な駆動方式を有する TFT アクティブマトリックス方式の液晶表示装置を提供しようとするものである。

(ニ) 課題を解決するための手段

かくしてこの発明によれば、(a) X-Y マトリックス状に配設された電極ラインと、(b) ソース、ドレイン、ゲートを有し、このソースが上記電極ライン X に、ゲートが電極ライン Y に各々接続さ

他: Proc. IEEE 56 1162 (1968)] やホワイト・テラ型 GH モード [D.L. White 他: J. Appl. Phys. 45 4718 (1974)] 、コレステリック-ネマティック相転移モード [J.J. Wysocki 他: Proc. SID 13/2 115 (1980)] 等の動作モードと、TFT アクティブマトリックス方式なる表示方式とを組合せた液晶表示装置は、偏光フィルタを用いる必要がなく、表示明度の向上が図れるものである。

そしてこの組合せによる液晶表示装置においては、第4図に示すように、TFT のドレイン電極に接続される画素電極 (C₁) と並列に、いわゆる信号蓄積キャパシタ (C₂) を設けると共に、このキャパシタ (C₂) の容量を大きくして、電荷保持機能の改良が図られている。

しかしながら、このような信号蓄積キャパシタを用いても原理的に電荷保持機能の低下防止には限界があり、また、高集積化されたマトリックス表示装置において、充分な電気容量の信号蓄積キャパシタを多数の TFT 每に設けるのは、ソースドライバー、ソースバスラインやスイッチング TFT

された多数の第1のスイッチング三端子素子と、(c) 上記第1の各スイッチング三端子素子に対応する多数の画素電極と、液晶駆動用電源に接続される対向電極との間に液晶層を配置してなり、該スイッチング三端子素子のドレイン出力に基づいてマトリックス表示動作を行う液晶表示部を備えてなり、(d) 上記画素電極を各々第2のスイッチング三端子素子を介して共通ラインに接続構成すると共に、前記第1のスイッチング三端子素子のドレインを信号蓄積キャパシタを介してアースラインまたは隣接するゲートラインに接続しかつ上記第2のスイッチング三端子素子のゲートに接続構成し、(e) 前記対向電極と前記共通ラインに互いに逆相の交流電圧を印加しうるよう構成されてなる液晶表示装置が提供される。

すなわちこの発明は、各画素毎に薄膜トランジスタと信号蓄積キャパシタにより構成されるサンプルホールド回路を備え、かつ液晶層に直流成分の印加されない新規な駆動方式を有する液晶表示装置であることを特徴とする。

なお、一般の電界効果型トランジスタにおいては、キャリアの供給側の電極をソースと呼び、キャリアの掃き出し側をドレインと呼ぶ習慣となっているが、この発明の液晶表示装置における薄膜トランジスタではソースとドレインの構造は、後述するごとく対称的でありチャンネル間には双方向に電流を流すので、前述の習慣では区別できない。そこで以下の説明では信号又は駆動電圧の供給源に近い方をソースと呼び、他方をドレインと呼ぶことにする。

この発明の液晶表示装置（以下、この発明の装置という）は、ことに前述したDSモード、CHモード、コレステリックーネマティック相転移モード等のように、偏光フィルターを用いながら液晶層としてイオン性不純物を含む低比抵抗のものを用いてその光吸収や光散乱特性についての液晶電気光学効果を表示に利用する動作モードと組合せた場合に最も有効であり、プロジェクション（投影）型の液晶表示装置に組合わせるのがさらに一つの好ましい態様である。

Tを用いることができる。また、SI基板を用いたいわゆるMOS型トランジスタアレイも反射型装置用として通用可能である。信号蓄積キャパシタとしては上記記載材料と同様な導電体を電極とし絶縁体として上記交差部絶縁材料と同様の材料を用いて形成したものが適している。但し、信号蓄積キャパシタのもう一方の電極はアースラインに接続する代わりに、隣接するゲート電極に接続しても良い。また信号蓄積キャパシタは、上記第1のスイッチング三端子素子と別個の素子として設けられてなくともよく、この第1のスイッチング三端子素子の内在するコンデンサ成分を利用したもの、すなわちその浮遊容量を利用したものであってもよい。

なお、例えば上記TFTの形成は、特開昭58-147069号に記載された手法に準じて行うことができる。

また、液晶表示部を構成する画素電極や対向電極には少なくとも一方が透明の電極（例えばITOと略称されるSnO_xがドープされたIn₂O₃膜

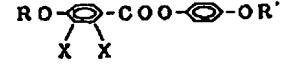
とくにこの発明の装置によれば、従来よりも導電性の高い液晶層、ことに10⁸ Ω·m以下の低比抵抗の液晶層を用いた場合においても、放電による表示動作への悪影響を防止できるものである。従ってこの発明においては、10⁸ Ω·m以下の低比抵抗の液晶層を用いるのが好ましい態様である。

この発明の装置において、電極ラインの材料としては、ITO、Al、Ti、Ni、W、Mo、Cr、p-Si(n⁺)（多結晶シリコン）等の一般的記載材料を用いることができ、電極ラインの交差部にはSiO_x、SiN_x、Ta₂O₅、Al₂O₃等の絶縁膜が用いられて短絡が防止される。

この発明の装置において、第1及び第2のスイッチング三端子素子としては例えば薄膜トランジスタ（TFT）が適しており、信号蓄積キャパシタとしても通常のアクティブマトリックス方式に用いられるコンデンサ素子を適用することができる。例えば、第1及び第2のスイッチング三端子素子としてはa-Si（アモルファスシリコン）、p-Si、Si結晶、CdSe、GaAs、GaP等からなるTF

やNEESAという商品名で知られているSnO_x膜等が用いられ、いわゆる反射型表示装置とする場合には他方はAl、Au等の金属電極が用いられる。

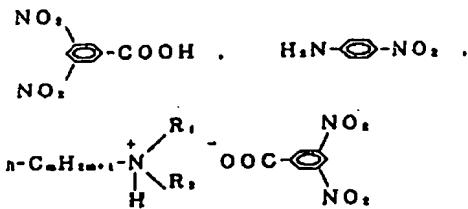
この発明の装置の液晶表示部において、液晶層はイオン性不純物を含む低比抵抗のものから構成されていても何等支障はなく、この構成は動作モードに応じて適宜選択される。例えばDSモードを適用する場合には、中性、又は弱い正の誘電異方性若しくは弱い負の誘電異方性を有したネマティック化合物及びイオン性不純物が用いられる。該ネマティック化合物としては、例えば、



及び/又は

（式中、R、R'は各々独立してC₂～C₆のアルキル基；Xは水素原子またはフッ素原子）等が挙げられる。上記液晶層にはこれらのネマティック化合物を含有しかつ系全体としては負の誘電異方

性を有し正の導電率異方性を有する混合液晶組成物として用いることが好ましい。一方、イオン性不純物としては、



(式中、mは1~16の整数、R₁、R₂は水素原子、メチル基又はベンジル基)等の化合物(峰崎他:応物学会(1979)春季講演会30P-B-13)が好適なものとして挙げられる。

また、ホワイトテーラ型GHモードの場合には、正の誘電異方性を有するコレステリック液晶化合物や正の誘電異方性を有したネマティック液晶化合物と光学活性化合物とからなるものが挙げられる。またこのモードの場合には、用いる二色性染料として、T.Uchidaらの文献[T.Uchida他:Jol.Cryst and Liq.Cryst.63 19(1981)]に記載があるように、下記アゾ染料:

ゲ三端子素子のインピーダンスは対向電圧の極性に拘わらず一定値となり、液晶表示部の液晶層に印加される電圧は正負対称とすることができます。

また、この発明において、第2のスイッチング三端子素子のドレインと共通ラインの間にさらに液晶層と同程度のダミー負荷を挿入することにより上記対称性をさらに向上させることができる。

(ホ)作用

電極ラインX及びYによって選択された第1のスイッチング三端子素子からのドレイン出力により、①信号蓄積キャパシタに電荷が蓄積すると共に②第2のスイッチング三端子素子のゲートに電圧が付与されて閉回路となって液晶表示部の対応する画素電極部位に液晶駆動用電源から電圧が印加されて表示動作が行われる。

この際、電極ラインX及びYの選択は一定の短いフレーム周波数下での走査により行われるため、第1のスイッチング三端子素子の出力時間は、一つの画素電極に対しては極めて短い。

しかし、信号蓄積キャパシタが付設されている



やアントラキノン染料が一般的なものとして挙げられるが、これらの染料以外のクマリン系染料等の蛍光染料やその他の染料でも適用可能である。

この発明の装置において、第2のスイッチング三端子素子は、そのソース側が共通ラインに接続される。すなわち、このような接続により、該三端子素子はチャンネルの中央部の電位に対してソースとドレインの電位が正負対称になるので、ソースとドレインの電位を入れ換えると正負対称の動作を行う。

この発明において、共通ラインには対向電極と逆相の交流電圧が印加される。この逆相の交流電圧とは、対向電極に印加される交流電圧と振幅が同じで位相が互いに逆のものを意味する。すなわちこの逆相の交流電圧を共通ラインに印加することにより上記第2のスイッチング三端子素子の各電極の電位関係が対向電圧の極性が正の場合と負の場合とほぼ対称になり、従って該スイッチ

ため、第1のスイッチング三端子素子がOFF状態となった後においても第2のスイッチング三端子素子のゲートに次のフィールドにて新たな信号電荷が蓄積されるまで電圧が付与されてON状態が保たれる。そして、信号蓄積キャパシタに蓄積した電荷は、第2のスイッチング三端子素子を介して液晶表示部と接続されているため、放電による消費は実質的に生じず、従来に比して電荷保持時間も延長される。つまりサンプルホールド回路として動作することとなる。

一方、第2のスイッチング三端子素子のON状態が保たれる状態においては、液晶層で放電が生じても液晶駆動用電源からの電荷が連続して供給されるため、放電による悪影響も生じない。

またこの発明の装置において、2値表示つまり白黒表示を行う場合には次のような駆動条件が選択される。すなわち、液晶層に電圧が印加された状態をONと呼び、電圧が印加されない状態をOFFと呼ぶことになると、ON状態では第2のスイッチング素子のインピーダンスZ_{on}が液晶層の

インピーダンス Z_{Lc} よりも十分に小さくなるよう、また、OFF 状態ではその逆になるように、第 1 のスイッチング素子に供給される信号電圧 V_{s1} のレベルを選択する。対向電極には交流電圧 V_c が印加されるが、これは、直流電圧を印加すると液晶の電気分解や電極の腐食が生じるからである。対向電極に印加された交流電圧 V_c は液晶層のインピーダンス Z_{Lc} とスイッチング素子のインピーダンス Z_{sv} によって分割される。両者が前述の条件を満たしておれば、ON 状態では液晶層に印加される電圧 V_{Lc} は対向電極に印加された電圧 V_c とほぼ等しくなり、OFF 状態では液晶層にはほとんど電圧が印加されない。この場合、液晶層に印加される電圧 V_{Lc} はほぼ正負対称になり、直流成分は無視できることとなる。

またこの発明の装置によれば、第 2 スイッチング素子のソース側が共通ラインに接続されて、該スイッチング素子はチャンネルの中央部の電位に対してソースとドレインの電位が正負対称になる。従って共通電極と対向電極に印加する電圧を反転

(ヘ) 実施例

第 1 図は、この発明の一実施例のマトリックス型液晶表示装置におけるマトリックスの一表示単位の構成を示す等価回路図である。

図中、 X_1, X_2, \dots は $X-Y$ マトリックス状電極におけるデータ信号バスライン（電極ライン X ）を、 Y_1, Y_2, \dots は同じく走査信号バスライン（電極ライン Y ）を各々示すものであり、これらの交差部（アドレス）は絶縁膜で隔離されている。この交差部の近傍には各々第 1 の薄膜トランジスタ（TFT₁）が配設されてそのゲートは電極ライン Y (Y_1) に、ソースは電極ライン X (X_1) に各々接続されている。そして図に示すごとく TFT₁ のドレインは第 2 の薄膜トランジスタ（TFT₂）のゲートに接続されてその途中には信号蓄積キャパシタとなるコンデンサ（C₁）が接続されている。

一方、TFT₂ のソースは、多数の画素電極（a）と対向電極（b）との間に液晶層を配置せしめた液晶表示部（c）における一つの画素電極（a）に接

しても動作点は変わらない。従ってこのとき対向電極に印加される交流電圧の極性に向わらず該スイッチング素子のインピーダンス (Z_{sv}) が一定となり、液晶層のインピーダンス (Z_{Lc}) も一定となって $Z_{sv} \approx Z_{Lc}$ となる。従って上記対向電極に振幅 V_c の交流電圧を印加し、それと同一振幅で逆相の電圧を共通電極に印加すると、第 2 のスイッチング素子の各電極の電位関係が V_c の極性が正の場合と負の場合とでほぼ対称になり、 Z_{sv} がほぼ等しくなる。従って液晶層に印加される電圧はほぼ正負対称となる。

以下実施例によりこの発明を詳細に説明するが、これによりこの発明は限定されるものではない。

（以下余白）

続されており、対向電極（b）は液晶駆動用の交流電源 (V_c) に接続されている。

なお、図中 E はアースラインを示し、コンデンサ（C₁）の一端が接続されている。図中 F は共通ラインを示し、TFT₂ のドレインが接続されている。

上記回路構成を採用して下記の条件で、偏光フィルタを用いない D-S モードプロジェクション型アクティブマトリックス液晶表示装置を構成した。

- 1) 液晶表示方法：プロジェクション型
- 2) 光 源：メタルハライドランプ
- 3) パネル寸法：対角 3"
- 4) パネル画素数：240×384 ドット
- 5) パネル基板：コーニング 7059 ガラス 1.1 t
- 6) TFT₁, TFT₂：アモルファスシリコン TFT
ゲート材料 Ta, ゲート酸化膜 Ta_2O_5/SiN_x
半導体材料 P-CVD による a-Si
ソースドレイン材料 n⁺ a-Si/Ti 重層膜
- 7) C₁ : Ta/Ta₂O₅・SiN_x/Ti
- 8) C₂ : ITO/液晶/ITO
(液晶厚は 7 μm のアスチックペイズルを使用)
- 9) 液 晶 層： $CH_3O-\bigcirc-CH=H-\bigcirc-C_6H_5$ 59.5 wt%
 $C_6H_5O-\bigcirc-CH=H-\bigcirc-C_6H_5$ 40 wt%
からなる混合液晶

（以下余白）

10) 有性不純物: $C_{10}H_{12}N^+H(CH_3)_2$, 1000 $\frac{mol}{mol}$ 0.5 wt/%
 11) 駆動交流電圧: 60Hz 矩形波 ±7.5V

なお、上記液晶層の比抵抗(ρ)は $10^9 \Omega \cdot m$ 、画素面積(S)は $100 \mu m^2$ 、液晶層の厚さ(d) = $1 \mu m$ であり、従って 1 西常当りの液晶の抵抗値 $R_{Lc} = (\rho \cdot d)/S = 1 \times 10^9 \Omega$ である。

かかる装置において、TFT₁ と信号蓄積コンデンサ(C₁)はサンプルホールド回路として働き、TFT₂ は液晶駆動用交流電圧を液晶表示部(C₂)の所定位置の液晶層に印加するための電流制御素子(一種のバッファトランジスタ)として働く。

この構成においては、コンデンサC₁は高インピーダンスのTFT₁のゲートに接続されており、液晶表示部(C₂)に直接接続されていないため放電し難く、そこに蓄積した電荷は、TFT₂が OFF 状態となった後にも従来に比して長時間 TFT₂ を ON 状態に保つよう作用する。

従って、比抵抗が低く放電し易い液晶層を用い

上記実施例 1 の液晶表示素子の第 1 図に示される等価回路において、さらに、共通ラインと TFT₂ のドレインの間にダミー負荷(Z₀)を挿入して液晶表示素子を構成した。

上記ダミー負荷(Z₀)には、ノンドープ a-Si 濃(膜厚 d = 28nm、比抵抗 $\rho = 10^9 \Omega \cdot m$)を TFT₂ のドレインと共通ラインとの間にサンドイッチ状に介在させたものを用いた。これらがオーバラップしている部分の面積(S')は $20 \mu m^2$ としているので、抵抗値 $R' = 1 \times 10^9 \Omega$ となる。

このように液晶層の抵抗値と等しいダミー負荷をドレイン電極と共通ラインとの間に設けることにより、駆動時の正負の対称性がさらに改善され、フリッカが目視では認識できない程度となった。

(ト) 発明の効果

この発明の液晶表示装置によれば、液晶層の比抵抗が低く実質的に電荷保持機能がないものを用いた場合においても、液晶層への電圧印加が時間的に確保され、所望の液晶マトリックス表示を行なうことが可能となる。

た場合においても、この放電により TFT₂ が必要とする時間(通常、フレーム周波数の周期)よりも短時間で OFF になる現象が防止され、所望の液晶のマトリックス表示動作を行うことができる。

また上記装置において、共通ライン F には対向電極に印加される交流電圧 V_c と同じ振幅で逆相の電圧 V_{c'} が印加される。このような駆動方法により、TFT₂ の動作は V_c が正の時と負の時とがほぼ対称となる。

第 2 図にこの発明の他の実施例を示す。上記実施例との相違点はキャパシタ C₁ の一方の電極を、隣接するゲートラインとしたことである。このような構成とすることによりアースラインを省略することができる。

かかる液晶表示装置によりスクリーン上に表示を行なったところ、同一光源を用いて従来の TN モードの約 2 倍の明るさ(100 fL)の表示(白表示状態での比較)を得ることが可能となった。

実施例 2

従って、偏光フィルタを用いずに階調表示、高コントラスト表示、高速応答表示が可能な DS モードやホワイトデータ型 GH モードなどを液晶の電気光学的モードとして採用して理想的な高い表示明度のアクティブマトリックス表示を行うことができる。

さらに、中間調を表示する場合にも、液晶表示部に印加される電圧が正負対称となり、直流成分が無視できる程度に小さくなり、フリッカの発生、液晶の電気分解、画素電極の腐食が抑制され、良好な表示品位と高い信頼性を得ることができる。

そして、ことにこの発明の液晶表示装置は、高温動作と高光利用効率を同時に満足させる必要のあるプロジェクション型の表示装置のライトバルブとして有効であるが、屋外使用の高精細ディスプレイ、例えば VTR モニター、LCDTV、ビューファインダー等へも有効に利用でき、また車載用や航空機表示への応用にも適している。さらに、透過型のみならず反射型表示装置へも適用することができる。

4. 図面の簡単な説明

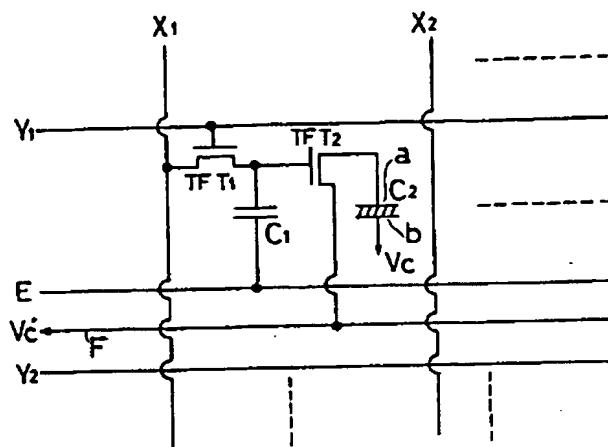
第1図はこの発明の一実施例の液晶表示装置における一表示単位の等価回路図、第2図は他の実施例の等価回路図、第3図はこの発明のさらに他の実施例の等価回路図、第4図は従来の液晶表示装置の一表示単位を示す第1図相当図である。

X₁, X₂……電極ライン、
 Y₁, Y₂……電極ライン、
 TFT₁……第1の薄膜トランジスタ、
 TFT₂……第2の薄膜トランジスタ、
 C₁……コンデンサ(信号蓄積キャパシタ)、
 C₂……液晶表示部の容量、
 a……画素電極、
 b……対向電極、
 V_c, V_{c'}……交流電源、
 E……アースライン、
 F……共通ライン、
 Z_D……ダミー負荷。

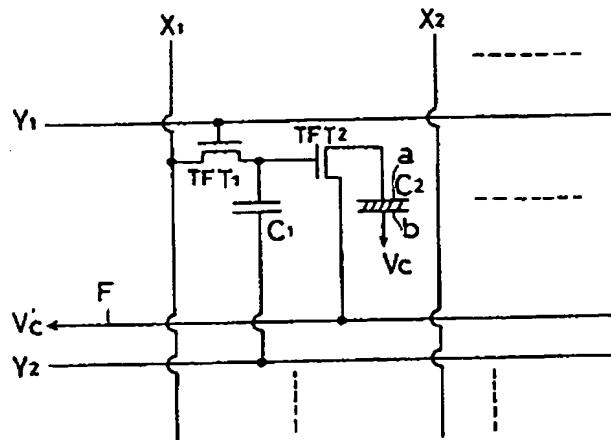
代理人弁理士野河信太郎



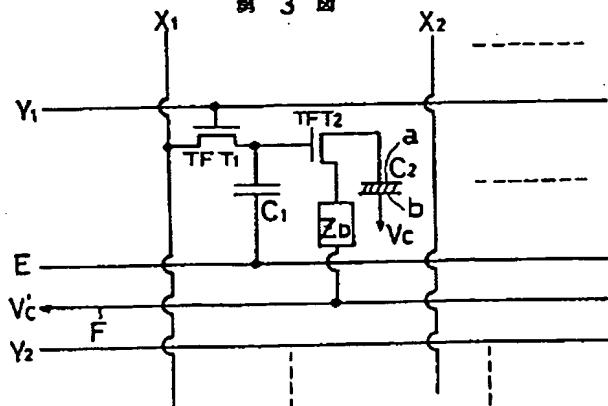
第1図



第2図



第3図



第4図

